

1. The first step in the process is to identify the problem or issue that needs to be addressed. This involves gathering information and understanding the context of the problem.

2. Once the problem is identified, the next step is to define the objectives and goals of the project. This helps to clarify what needs to be achieved and provides a clear direction for the team.

3. The third step is to develop a plan or strategy to address the problem. This involves breaking down the problem into smaller, manageable tasks and determining the resources needed to complete each task.

4. The fourth step is to implement the plan. This involves putting the strategy into action and monitoring progress regularly to ensure that the project is on track.

5. The final step is to evaluate the results of the project. This involves comparing the actual outcomes with the objectives and goals to determine the effectiveness of the project and identify areas for improvement.



PCT

WO 02/091580 A2

(72) Erfinder; und

(75) **Erfinder/Anmelder** (*nur für US*): **BALM, Bart** [NL/DE]; Fronhofstr. 16, 40668 Meerbusch-Lank (DE). **MEVISSEN, Walter** [DE/DE]; Bergzaberner Weg 6, 40227 Düsseldorf (DE).

(74) Anwalt: EPPING, HERMANN & FISCHER; Ridlerstrasse 55, 80339 München (DE).

(81) Bestimmungsstaaten (*national*): JP, US.

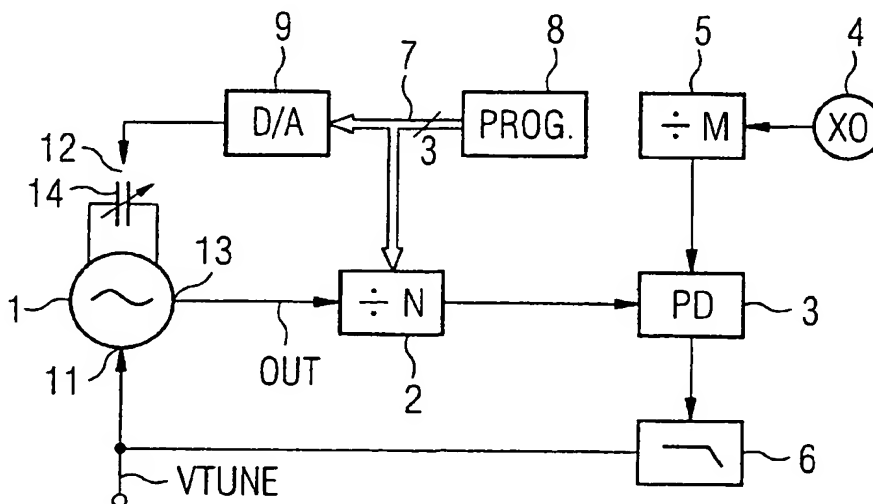
(84) **Bestimmungsstaaten (regional):** europäisches Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).

Veröffentlicht:

— ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts

[Fortsetzung auf der nächsten Seite]

(54) Bezeichnung: PHASENREGELSCHLEIFE



(57) Abstract: The invention relates to a phase locked loop comprising a voltage-controlled oscillator (1) having two tuning inputs (11, 12). A feedback signal (VTUNE) can be supplied to a tuning input (11) in a conventional phase locked loop by means of a frequency divider (2). Furthermore, a frequency word used to adjust the divider ratio of the PLL, and thus used for frequency pre-selection, is not only supplied to the frequency divider (2), but is also used for the compensatory tuning of frequency-defining components (14) in the oscillator (1). The inventive phase locked loop enables the frequency drift to be significantly reduced - especially in cost-effective open loop modulation methods - by means of a low or disappearing deviation of the tuning voltage (VTUNE) in connection with a reduction of the memory effect of capacitors in loop filters (6), with especially simple measures in terms of circuit technology.

[Fortsetzung auf der nächsten Seite]



Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Docket # P2001,0328

Applic. # _____

Applicant: Bart Balm et al.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

(57) Zusammenfassung: Es ist eine Phasenregelschleife mit einem spannungsgesteuerten Oszillator (1) mit zwei Abstimmeingängen (11, 12) angegeben, von denen einem Abstimmegang (11) in einer herkömmlichen Phasenregelschleife über einen Frequenzteiler (2) ein Rückkopplungssignal (VTUNE) zuführbar ist und bei dem ein ohnehin zum Einstellen des Teilverhältnisses der PLL und damit zur Frequenzvorwahl vorliegendes Frequenzwort, zusätzlich zur Zuführung zum Frequenzteiler (2), zu einer kompensierenden Abstimmung von frequenzbestimmenden Bauelementen (14) im Oszillator (1) eingesetzt ist. Die vorliegende Phasenregelschleife ermöglicht, insbesondere in kostengünstigen Open-Loop-Modulationsverfahren, eine deutliche Verringerung der Frequenzdrifts durch eine geringere oder verschwindende Abweichung der Abstimmungsspannung (VTUNE) im Zusammenhang mit einer Reduzierung des Memory-Effekts von Kondensatoren in Schleifenfiltern (6) mit besonders einfachen schaltungstechnischen Maßnahmen.